

基于 FPGA 的多功能图像处理系统设计

陆 浩^{1,2}, 王振占¹, 高国兴³, 张 翔^{1,2}

(1 中国科学院 空间科学与应用研究中心, 北京 100190;

2 中国科学院研究生院, 北京 100049; 3 青岛舰艇学院, 山东 青岛 266071)

摘 要: 采用 FPGA 取代计算机实现高分辨率图像的采集、处理和显示可以解决图像采集速度慢和图像品质低的问题。实现了视频信号的采集、存储、反馈控制传感器、图像增强以及液晶显示。详细介绍了系统硬件组成结构, 并分析其硬件原理。FPGA 具有易擦写和逻辑规模大的特点。处理结果可以通过串口、USB 口和上位机通讯并且可以实现板上大容量存储。系统具有集成度高、应用度广、使用灵活等特点。

关键词: FPGA; 乒乓操作; FLASH; 图像处理

中图分类号: TP274

文献标识码: A

文章编号: 1000-7180(2011)12-0107-04

Design of Multi-Function Image Processing System Based on FPGA

LU Hao^{1,2}, WANG Zhen-zhan¹, GAO Guo-xing³, ZHANG Xiang^{1,2}

(1 Center for Space Science and Applied Research, Chinese Academy of Sciences, Beijing 100190, China;

2 Graduate University of Chinese Academy of Sciences, Beijing 100049, China;

3 Navy Submarine Academy, Qingdao 266071, China)

Abstract: Using large scale programmable logic array (FPGA) to replace the computer to achieve high-resolution image collection, processing and displaying has a certain practical significance. This system can solve the problem of slow image acquisition speed and low image quality to achieve the video signal acquisition, storage, controlling sensors, image enhancement and LCD display. Structure of the system hardware components is introduced in detail and the working principle of hardware is analyzed. FPGA is easy to erase with large scale logic. The results can be translated to the computer through the serial port and USB port, at the same time mass storage can be achieved on board. The system has the quality of high integration, wide application and flexible use.

Key words: FPGA; ping-pong operation; FLASH; image processing

1 引言

图像是自然生物或人造物理的观测系统对世界的记录, 是以物理为载体, 以介质来记录信息的一种形式。近年来, 随着高性能数字芯片和图像处理技术的不断发展, 数字图像处理在航天和航空技术以及通讯工程等方面已经得到了广泛应用。传统基于 PC 机式的软件进行图像处理灵活性和实时性受限, 在速度上也受到一定限制^[1]。

嵌入式系统使得数据采集和图像检测集成更加紧密。在工业自动化领域的应用也越来越广泛。随着

工业和计算机技术的发展。采用单片机或者 DSP 进行控制的传统图像采集系统已经不能满足现代化生产和科学研究对图像采集系统日益提高的要求。由于 FPGA 技术发展迅速, FPGA 能够满足系统对体积、灵活性, 以及稳定性的要求, 在图像采集和图像处理系统中得到了广泛的应用。本文介绍一种基于 FPGA 的高速图像采集和处理系统的设计方案, 可以实现对图像的高速采集、焦距判定、增强、存储等处理。

2 系统结构

整体系统结构如图 1 所示,包含高分辨率的图像传感器、FPGA 图像处理器、外部接口和液晶显示器. CMOS 图像传感器可直接和 FPGA 连接,同时 FPGA 在内部对图像做质量判定可以通过电机返回传感器指令修改焦距. 实际系统中没有将传感器和 FPGA 处理系统集成在一起,这样易于更改前端传感器完成不同指标的图像采集. 在 FPGA 中根据需要对图像做滤波、增强、合成等基本处理,同时可以将结果存储在大容量 FLASH 中. 图像处理采用乒乓模式数据流,外接接口包括串口、USB 口和 SD 卡,与上位机通讯手段较多.

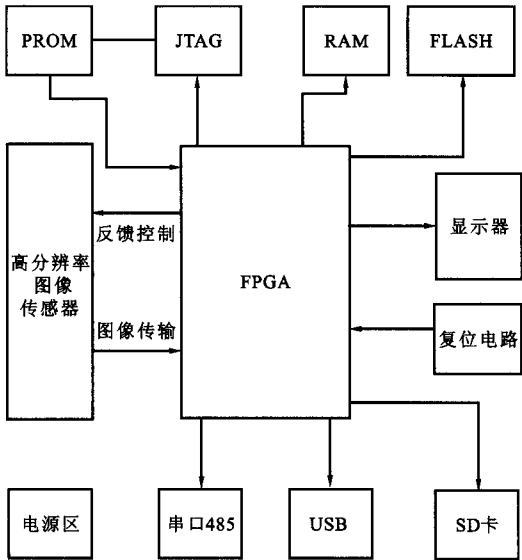


图 1 系统结构

3 图像采集与传感器

图像传感器位于系统前端,是后续图像处理的目标. 图像数据采集卡是图像信息获取与处理系统的前端部分,也是其最为关键的硬件平台之一. 目前主要有 CCD(电荷耦合器件)和 CMOS(互补金属氧化物半导体)两种. CCD 传感器噪声低、动态范围大,灵敏度高,但功耗高,体积大. CMOS,集成度高、功耗小,易于与其他芯片整合. 本设计采用 OV9620 实现. OV9620 是美国 OmniVision 公司开发的高性能 CMOS 数字图像传感器芯片. OV9620 支持 SX-GA 和 VGA 两种模式和 SCCB 接口. 带有可编程/自动曝光、增益控制和白平衡控制功能. 可设定成像窗口和帧传输速率,内部/外部时钟同步. OV9620 输出 10 位 RGB 信号,分辨率达到 15 帧/秒. 图像传感器直接与 FPGA 连接.

4 FPGA 图像处理系统

FPGA 采用 Xilinx 公司 Virtex-5 系列芯片 XC5VFX70T,具有 11 200 个逻辑单元,5 328 kB 的 RAM,128 个 DSP 硬核,6 个内部时钟处理器,最多 640 个输入输出 IO 口,最高工作频率 550 MHz^[2],完全可以满足传感器对速度的要求. 内部时钟处理器具有可设置分频数、可设置占空比、移相等功能,可提供片内和片外全面的系统始终管理. FPGA 配置芯片是 XCF32P. 整个 FPGA 共需电平标准有 3.3 V、2.5 V、1.8 V、1.0 V. 所有电压通过 5 V 外接电源转化得到. 除 1.0 V 电平通过开关电源模块 PTH05000 产生以外,其他电压通过线性电源芯片 LT1764A 产生,以此避免线性电源芯片中 5 V 转化 1.0 V 时因为压降过大产生过多热量降低效率. FPGA 可以接收多种电平标准,包括 CMOS、TTL、LVDS 等常用电平标准.

图 2 所示为 FPGA 中数据处理流程,数据通过 IO 口进入后首先进入乒乓控制模块,与外接 RAM 缓冲,然后通过先入先出模块(FIFO)进入图像处理部分. FIFO、乘法器和加法器都可以直接调用 FPGA 中的 IP 模块. 处理部分包含多种手段和方法,首先做图像焦距的判定然后做滤波、对比度扩展、饱和度和图像合成等操作,这里根据实际需要可以再加入更多图像处理手段. 完成处理的数据可以存储在外接 FLASH 里面,或者直接通过接口传到上位机和 SD 卡.

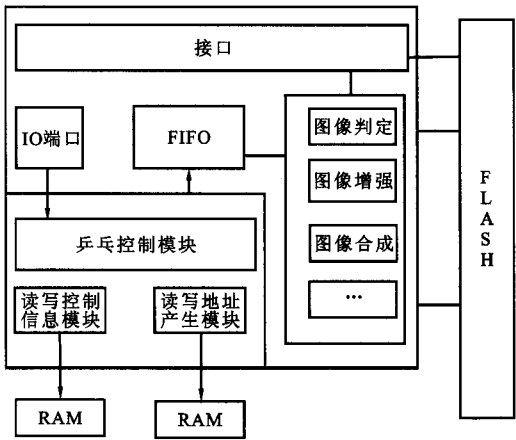


图 2 FPGA 数据处理流程

系统的数据处理部分可以根据需要进行图像质量的判定和处理. 系统的硬件设计已经具备了多种图像处理的条件,实际使用中可以根据需要擦写程序,做相应的处理.

4.1 图像质量判定

基于图像技术的自动调焦方法是直接对拍摄的图像采用图像处理技术,对图像进行成像质量分析,判断系统当前图像是否聚焦,反映在空域上是图像的边缘及细节是否清晰.提取图像边缘信息的函数称为聚焦评价函数,以此量值作为图像的清晰度的度量标准.

由于聚焦清晰的图像具有清晰可辨的边缘信息,图像包含更多的高频分量从能量的角度看,图像高频分量增加即信号能量增加,这样可利用能量功率谱函数,构建图像的清晰度评价函数.通过FPGA判定某个焦距取得最好效果后可以通过电机定位反馈给传感器,实现自动控制,选择最好状态的焦距.因为CMOS图像传感器与FPGA采用相同的制造工艺,在以后的设计中可以进一步考虑将自动调距集成在系统前端图像传感器.

4.2 图像处理

图像处理包含多种处理方法和处理流程.首先是图像信号的缓存.考虑到数据的实时性处理,系统采用两片外接RAM起到缓冲器作用,进行“乒乓操作”.如图3所示.

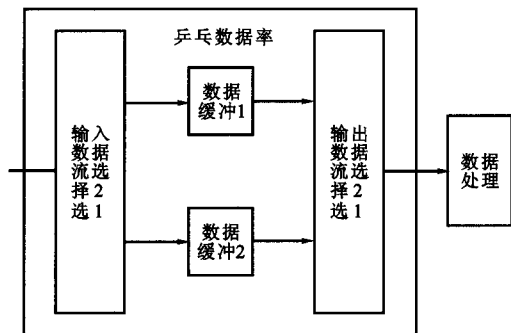


图3 乒乓操作流程

输入数据流通过“输入数据选择单元”将数据流等时分配到两个数据缓冲区,比较常用的存储单元为双口RAM(DPRAM)、单口RAM(SPRAM)、FIFO等.在第一个缓冲周期,将输入的数据流缓存到“数据缓冲模块1”;在第2个缓冲周期,通过“输入数据选择单元”的切换,将输入的数据流缓存到“数据缓冲模块2”,同时将“数据缓冲模块1”缓存的第1个周期数据通过“输出数据选择单元”的选择,送到“数据流运算处理模块”进行后续处理;在第3个周期再次通过“输入数据选择单元”的切换,将输入的数据流缓存到“数据缓冲模块1”,同时将“数据缓冲模块2”缓存的第2个周期的数据通过“输出数据选择单元”

切换,送到“数据流处理模块”进行处理^[3].提高了处理效率.

图像信号在形成、传输和记录的过程中,由于成像系统、传输介质、工作环境的缺陷,不可避免地产生各种噪声,为了改善显示器的视觉效果,需要进行图像增强处理.图像增强处理有很强的针对性,从一般的图片欣赏角度来说,滤除噪声、扩展对比度、锐化以及色彩增强等处理能显著提升视觉效果.而硬件系统更适合于空间域处理,所以本文所述的处理方法都将在空间域进行.

首先对图像做滤波处理.中值滤波基于排序统计理论,是抑制噪声的非线性信号处理技术.其核心运算是以模板中的数据点进行排序,使得某个亮点(暗点)的噪声在排序过程中被排在数据序列的两侧.标准中值滤波对平均分布的噪声抑制效果差,对脉冲声有较好的抑制效果.为了改善标准中值滤波效果,Nieminen和Neuvo提出了“多级中值滤波”^[4].多级中值滤波经过4个方向上的中值滤波,提高了与中心像素点有边缘相关性的像素的权重,同时由于进行了最大值与最小值滤波.使第三次滤波时中心像素的权重相对于标准中值滤波算法得到了增强.因此在滤除噪声的同时,中心点及其边缘相关性较强的像素点的灰度值得到了保护,对于处理靠近图像细节边缘的脉冲噪声点,该方法能较好地保护细节.

对比度扩展目的是在拓展感兴趣的灰度区间的同时,压缩不感兴趣的灰度区间.一般民用级别的显示器都不具备完美表现256灰阶的能力,因此抑制过暗和过亮的灰度区间而增强中间区域的动态范围.可以避免灰阶的浪费.而通常图像所包含的过暗和过亮的像素点是少数,有目的有针对性地扩展中间范围灰度而压缩两头的灰度,可增强图像质量.

色饱和度增强是有针对性的,对于不同色饱和度的像素要作不同的处理.可以把一幅图像的色饱和度和分为4个等级^[5].对色饱和度低的像素进行增强处理.在RGB空间进行色饱和度调整的方法如式1所示^[6],选择不同的 t 值就可以调节色饱和度.只需要在FPGA中直接调用IP核就可以完成以下简单的计算.

$$\begin{aligned} R &= r + t[r - 1/3(r+g+b)] \\ G &= g + t[g - 1/3(r+g+b)] \\ B &= b + t[b - 1/3(r+g+b)] \end{aligned} \quad (1)$$

接着利用各路有效视频数据,插入定时基准数据和消隐数据合成一路标准数据格式的视频数据,实现多路视频图像合成的功能.在多个画面图像合

成一路像素域中,不同的分辨率和不同的数据格式总体思路一致.首先抽取原始图像样本,然后按一定比例缩小,随后让多个样本排列组合合成一帧显示效果图样.

图像的大容量存储是卫星及其他航天设备信息获取、信息融合、信息传输和信息处理中的关键部件之一. FLASH(闪速存储器)具有容量密度大、功耗低、成本低、掉电数据不丢失、温度适应范围宽等特点. FLASH 采用芯片 K9K8G08U0A. 存储的编程操作可分为以下三个步骤:(1)加载操作,主要完成编程命令、地址和数据的载入工作,时间大约 $52\ \mu\text{s}$; (2)自动编程操作,即由 FLASH 芯片自动完成将载入到页数据寄存器的数据写入到内部存储单元的编程操作,耗用时间 $200\ \mu\text{s}(\text{typ}), 700\ \mu\text{s}(\text{max})$; (3)检测操作,自动编程结束后,需要检测写入的数据是否编程正确,如果不正确,需要重新编程;如果正确,才能继续后面的操作. 为了适应更大容量的要求可以采用流水线存储模式. 由于每次加载数据后芯片总要有大约 $200\ \mu\text{s}$ 的编程时间,在此期间可以立即进行另一组芯片的加载. 加载一页数据到 FLASH 寄存器约为 $52\ \mu\text{s}$, $700\ \mu\text{s}/52\ \mu\text{s}=13.5$,所以理论上 K9K8G08U0A 最大可进行 14 级流水线操作,以此拓展存储容量.

5 输出接口设计

外接液晶显示器根据电平标准可以分为两类, TTL 和差分格式. M150XN07 是 6 bit LVDS 液晶面板,分辨率 $1024\times768(\text{XGA})$, RGB 像素按垂直条状排列,采用四道 LVDS 接口电路(三数据通道,一个时钟通道),以单路方式传输 RGB 数据,电源电压 3.3 V. 而 NL8060BC 液晶平板显示器是采用 TTL 接口标准. FPGA 传输驱动液晶显示器的 30M 时钟信号 CLK,数据使能信号 DE,还有分别表示红色、绿色和蓝色色彩分量的 RGB. FPGA 输出全部是 TTL 电平,实际板上从 FPGA 引出的信号一部分通过电平转换器件由 TTL 转化成差分信号至接口,一部分则直接连接至接口,如图 4 所示.

SD 卡无需特殊驱动芯片,只需将信号线直接连接到 FPGA 管脚上, RS485 接口可以直接和计算机通讯传输,通过 SP3491 芯片驱动. 将 FPGA 输入输出 TTL 电平转化为 LVDS 信号,信号速率最高可达 10M,计算机通过成熟的串口调试界面就可以

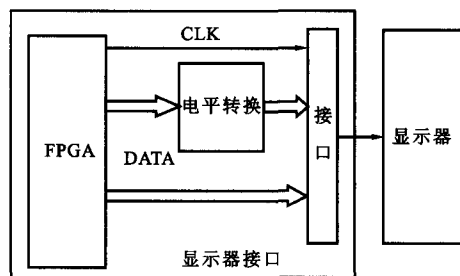


图4 液晶输出接口

接收结果. USB 接口可以通过驱动芯片 CH375 完成. 输入输出两路信号直接和计算机连接.

6 结束语

该系统具有体积小、速度快、稳定、适应性强、便于维护等特点,因此,在图像的实时处理方面具有很好的应用前景. 采用嵌入式处理器完成图像处理易于删改,功能强大,可以在此硬件设计基础上通过修改程序完成更多的操作.

参考文献:

- [1] 冯伟昌,林玉池,何冬,等. 基于FPGA的双通道实时图像处理系统[J]. 传感技术学报, 2010, 12(8): 1118-1122.
- [2] Xilinx. Virtex-5 FPGA Data Sheet :DC and Switching Characteristics [EB/OL]. [2011-03-16]. www.xilinx.com/support/documentation/user_guides/DS202, 2009.
- [3] 龚军,胡荣强. 基于FPGA对视频图像分割成像研究[J]. 仪表技术, 2010(10): 11-13.
- [4] Nieminen A, Neuvo Y. Comments on theoretical analysis of the Max/median filter [J]. IEEE Transactions on Acoustics speech and signal processing 1988(05).
- [5] 骆立俊,邹采容,何振亚. MPEG-2 视频编码的色饱和度调整算法[J]. 中国图像图形学报, 1998, 3(5): 363-366.
- [6] 李旭辉,慈林林,胡双演,等. 基于FPGA的彩色图像增强系统[J]. 微电子学与计算机, 2008, 25(6): 94-96.

作者简介:

陆浩男, (1988-), 博士研究生. 研究方向高速数字相关器、极化微波辐射计.

王振占男, (1969-), 博士, 研究员. 研究方向为微波遥感新技术及应用技术研究.

高国兴男, (1972-), 博士生. 研究方向为海洋遥感及其应用技术.

张翔男, (1987-), 硕士研究生. 研究方向为遥感应用.